

Communications Systems

מערכות תקשורת

בוקר טוב

היום: תקשורת טורית – RS232

2006

אוקטובר

א	ב	ג	ד	ה	ו	ז
24	25	26	27	28	29	30
1	2	3	4	5	6	7
8	9	10	11	12	13	14
15	16	17	18	19	20	21
22	23	24	25	26	27	28
29	30	31	1	2	3	4

Saul Coval Computer Systems

תקשורת טורית

✓בתקשורת טורית אנו נעביר מידע סיבית אחר סיבית (כאשר רק סיבית אחת תעבור ברגע מסוים).

✓בתקשורת מקבילית מספר סיביות יעברו בבת אחת ממחשב למחשב.

Saul Coval Computer Systems

דוגמה לתקשורת טורית

לדוגמא: מעוניינים להעביר מילה 10011101 בתקשורת טורית בין שני מחשבים.

קו תקשורת טורית

1→0→0→1→1→1→0→1

Saul Coval Computer Systems

יום שלישי 17 אוקטובר 2006

5

דוגמה לתקשורת מקבילית

לדוגמא: מעוניינים להעביר מילה 10011101 בתקשורת מקבילית בין שני מחשבים.

קו תקשורת מקבילי

1→0→0→1→1→1→0→1

Saul Coval Computer Systems

יום שלישי 17 אוקטובר 2006

6

תקשורת טורית - Serial Interfacing

הפרוטוקול פותח בשנת 1969 על ידי ארגון EIA (Electronic Industries Association) כפרוטוקול תיקני תחת התקן הידוע בשם RS-232C. תקן RS232C הוא תקן המגדיר את כל הנחוץ מבחינה פיזית, חשמלית, ולוגית כדי ליצר אחידות בכל הקשור לאופן שבו מחובר מודם למחשב האישי ומגדיר את הקוד שבו מתנהלת התקשורת בין מחשבים תחת פרוטוקול תקשורת ייעודי לתקן. עם השנים אומץ תקן זה על ידי חברות המחשבים והפך לפרוטוקול תיקני לתקשורת הטורית של המחשב. (קיימים פרוטוקולים טוריים חדשים כמו USB) היום משתמשים בחיבור זה לחיבור חומרה חיצונית למחשב, לא רק מודם.

Saul Coval Computer Systems

יום שלישי 17 אוקטובר 2006

7

תקשורת טורית - Serial Interfacing

זה שכיח להשתמש במערכת סידורית לתקשורת של נתונים במערכת של מדידה. מערכת תקשורת טורית משתמשת בקו יחיד למסור נתונים בקצבים סדרתיים, במבנה סינכרוני או בפורמטים א-סינכרוניים. עם העברה א-סינכרונית, המקלט והמשדר, כל אחד משתמשים באותות של השעון שלהם. עם העברה סינכרונית, המקלט והמשדר הם בעלי אות של שעון שכיח.

It is common to use a serial system for data communication in a measurement system. A serial system uses a single line to transmit data in sequential bits, either in asynchronous or in synchronous formats. With asynchronous transmission, the receiver and the transmitter each use their own clock signals. With synchronous transmission, the receiver and the transmitter have a common clock signal.

Saul Coval Computer Systems

יום שלישי 17 אוקטובר 2006

8

Saul Coval Computer Systems

1

תזמון בקרה ודו שיח בין המערכות

Timing Control & Handshaking

- תזמון הבקרה נדרש כאשר קצב של העברה של הנתונים של המערכת של תקשורת והמחשב הם שונים.
- תזמון הבקרה ניתן למימוש על ידי שימוש בקווים מיוחדים בין מחשב ומערכת התקשורת. לקווים אלה אנו נותנים את השם: *handshake lines* ולתהליך: *handshaking*.
- בזמן הביצוע, המערכת של התקשורת שולחת אות מוכן של הנתונים דרך קוים של handshake לקווים קלט/פלט של המחשב, המעבד המרכזי אז קובע שהאות המוכן של הנתונים (data ready) פעיל, וקורא את הנתונים מהתקן הקלט/פלט.

Saul Coval Computer Systemsיום שלישי 17 אוקטובר 20069

מצבים של התקשורת הסדרית

Serial Data Communication Modes

Simplex Mode
חד כיווני

השידור אפשרי לכיוון אחד בלבד.

Transmission is possible only in one direction.

Half-duplex Mode
דו כיווני במחיצה

הנתונים משודרים לכיוון אחד ברגע מסוים אבל ניתן לשנות את הכיוון.

Data is transmitted in one direction at a time but the direction can be changed.

Full-duplex Mode
דו כיווני מלא

הנתונים יכולים להיות משודרים בזמנית בשתי הכיוונים.

Data may be transmitted simultaneously in both directions.

Saul Coval Computer Systemsיום שלישי 17 אוקטובר 200610

פרוטוקולים RS-422 / RS-485

- RS-422 ו-RS-485 הם דומים ל-RS-232 וניתנים ליישום לקצב שידור מהיר יותר ולטווחי שידור ארוכים יותר.
- RS-422 משתמש בזוג של קווים לכל אות, וניתן לעבוד במרחקים של עד 1,220 m ובמהירויות גבוהות יותר של עד 100 kb/s. אף על פי כן, המהירות המרבית והמרחק המרבי לא יכולים להיות מושגים באופן סימולטאני.
- גם RS-485 משתמש בזוג של קווים לכל אות, וניתן לעבוד במרחקים של עד 1,220 m ובמהירויות גבוהות יותר של עד 100 kb/s. ההבדל שכאן יכולים לממש את שתי המושגים באופן סימולטאני.

Saul Coval Computer Systemsיום שלישי 17 אוקטובר 200611

End-to-End Modem-based DC

	PROCESSES	PROTOCOLS AND STANDARDS
Computer to Modem	Character encoding	ASCII, EBCDIC, UNICODE, ISO10646
	Serial transmission	Physical interfaces vs. transmission protocols, RS-232, RS-422, RS-423, RS-449, RS-485, RS-530, V.35
	Parallel transmission	Physical interfaces vs. transmission protocols Centronics interface, DB-25 interface
	Serial/parallel conversion	Universal Asynchronous Receiver/Transmitter (UART)
Within the Modem	Data transmission	Digital vs. analog transmission
	Modulation/Demodulation	Carrier wave characteristics amplitude, frequency, phase
	Modulation techniques	Amplitude modulation, frequency shift keying, phase shift keying, quadrature amplitude modulation
Modem to Phone Services	Digital encoding and transmission	Manchester encoding, NRZ-L, B8ZS synchronous transmission, asynchronous transmission
	Phone service transmission	Two-wire vs. Four-wire, full-duplex vs. half-duplex, echo cancellation
	Phone services alternatives	Analog vs. digital services, dial-up vs. leased line services, bandwidth differentiation of services

Saul Coval Computer Systemsיום שלישי 17 אוקטובר 200612

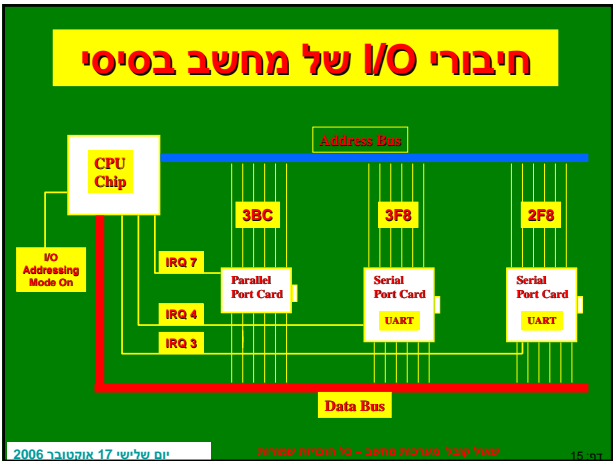
290-486-1

חיבורים והתקנים של מחשב בסיסי

Saul Coval Computer Systemsיום שלישי 17 אוקטובר 200613

חיבורי I/O של מחשב בסיסי

Saul Coval Computer Systemsיום שלישי 17 אוקטובר 200614



Serial Communication Interface

The most popular serial interface is RS-232.

RS-232 standard was defined by the American Electronic Industries Association (EIA) in 1962.

The standard relates to data terminal equipment (DTE) and data circuit-terminating equipment (DCE).

RS-232

- RS-232 (ANSI/EIA-232 Standard) is the serial connection found on IBM-compatible PCs. It is used for connecting a mouse, printer, or modem, as well as industrial instrumentation.
- RS-232 is limited to point-to-point connections between PC serial ports and devices. RS-232 hardware can be used for serial communication up to distances of 50 feet. (~ 15 m).
- The maximum data rate is about 20 kb/s.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

ד"ר 16

תקשורת טורית - Serial Interfacing

מבנה המחבר התקיני : RS232
המחבר הוא מסוג D-type בן 9 או 25 הדקים.
במחשבים המיוצרים בשנים האחרונות קיים חיבור מסוג D-type בן 9 הדקים.
בחלק מהמחשבים האישיים שיוצרו בעבר (לפני 1998) המחבר מסוג D-type כלל 25 פינים.
למרות ההבדל במספר ההדקים פעילים 9 הדקים בלבד. הסיבה להבדל במספר ההדקים מצויה בתקן RS-232C שבמקורו הגדיר את המחבר התיקיני כמחבר בן 25 הדקים.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

ד"ר 17

Serial transmission standards

Pin Number	Signal Designation	Pin Number	Signal Designation
1	Protective ground	14	Secondary transmit data
2	Transmit data	15	Transmit clock (DCE)
3	Receive data	16	Secondary receive data
4	Request to send	17	Receiver clock
5	Clear to send	18	Receiver data clock
6	Data set ready	19	Secondary request to send
7	Signal ground	20	Data terminal ready
8	Carrier detect	21	Signal quality detector
9	Positive DC test voltage	22	Ring indicator
10	Negative DC test voltage	23	Data signal rate selector
11	unassigned	24	Transmit clock (DTE)
12	Secondary carrier detect	25	Busy
13	Secondary clear to send		

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

Slide 19

Serial transmission standards

Pin Number	Signal Designation
1	Carrier detect
2	Receive data
3	Transmit data
4	Data terminal ready
5	Protective ground
6	Data set ready
7	Request to send
8	Clear to send
9	Ring indicator

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

Slide 19

תקשורת טורית - פירוט הדקי המחבר

Signal Designation	תפקוד	שם ההדק	כיוון	מספר ההדק במחבר DB9	מספר ההדק במחבר DB25
Transmit Data	שידור מידע	TXD	יציאה	3	2
Receive Data	קליטת מידע	RXD	כניסה	2	3
Request to Send	בקשה לשידור	RTS	יציאה	7	4
Clear to Send	אישור שידור	CTS	כניסה	8	5
Data Set Ready	מודם מוכן	DSR	כניסה	6	6
Protective Ground	אדמה (יחוס)	GND	אין כיוון	5	7
Carrier Detect	זיהוי גל נושא	DCD	כניסה	1	8
Data terminal Ready	מחשב מוכן	DTR	יציאה	4	20
Ring Indicator	ציון צלצול	RI	כניסה	9	22

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

ד"ר 20

Pin	Signal	Description	I/O
1	CD	Carrier Detect	In
2	RD	Receive Data	In
3	TD	Transmit Data	Out
4	DTR	Data Terminal Ready	Out
5	SG	Signal Ground	-
6	DSR	Data Set Ready	In
7	RTS	Request to Send	Out
8	CTS	Clear to Send	In
9	RI	Ring Indicator	In

Serial transmission standards

DB 9 pin assignment

COM1 / COM2

יום שלישי 17 אוקטובר 2006 שאל קובל מערכות מחשב - כל הזכויות שמורות דפ: 21

נתונים חשמליים* Electrical Specifications

- DCE לבין DTE מגדיר את האותות בין.
- (לוגיקה שלילית) NRZ-L משמש בשיטת קידוד
 - "1" Voltage < -3V = binary 1
 - "0" Voltage > +3V = binary 0
- 15M < ו- 20Kbps < עבור מהירויות קטנות מ-
 - מרחקים יותר גדולים וקצבים גדולים הם באופן תיאורטי - אפשריים, אבל לא דווקא חכמים.

יום שלישי 17 אוקטובר 2006 שאל קובל מערכות מחשב - כל הזכויות שמורות דפ: 22

תקשורת סינכרונית / אסינכרונית

תקשורת סינכרונית:

המידע משודר מהמסדר ברצף, סיבית אחר סיבית, בקצב שידור קבוע, כאשר תדר השעון מועבר ביחד עם הסיביות אל המקלט. זאת אומרת שהמסדר והמקלט מסונכרנים ביניהם על ידי אותו תדר השעון

תקשורת אסינכרונית:

המסדר והמקלט נמנעים לשרר רצפים ארוכים של סיביות זאת משום שאין סנכרון מלא בין היחידה ששולחת נתונים לזו המקבלת, במקרה זה, המידע המשודר מחולק למסגרות מידע, frames, בגודל של בית אחד כאשר כל מסגרת כוללת סיבית Start וסיבית Stop. סיבית Start מסמנת את תחילת מסגרת חדשה, וסיבית Stop מסמנת את סיומה. מסגרות המידע אינן חייבות להיות משודרות במרווחי זמן שווים, מכון שאין תלויות בשעון.

יום שלישי 17 אוקטובר 2006 שאל קובל מערכות מחשב - כל הזכויות שמורות דפ: 23

Asynchronous Transmission

In asynchronous transmission, the receiver needs to know when a word (or data string) starts or stops. A data frame is necessary for each transmitted data word to carry its own start and stop bits so that it is possible for the receiver to tell where one word stops and another starts.

יום שלישי 17 אוקטובר 2006 שאל קובל מערכות מחשב - כל הזכויות שמורות דפ: 24

*RS-232 Signals (Asynch)

Odd Parity

Even Parity

No Parity

יום שלישי 17 אוקטובר 2006 שאל קובל מערכות מחשב - כל הזכויות שמורות דפ: 25

*RS-232 Signals (Asynch)

דוגמת משלוח את המחרוזת HELLO כולל סיביות התחלה, סוף ובדיקת זוגיות

Figure 4-15 Example of the character string HELLO with included start, stop, and parity bits

יום שלישי 17 אוקטובר 2006 שאל קובל מערכות מחשב - כל הזכויות שמורות דפ: 26

GOLDMAN: DATACOMM
FIG. 03-06

Computer
Male DB25
Interface Cable
Female DB25
Modem
Telephone Line
DTE Data Terminal Equipment
DCE Data Communicating Equipment

שול קובל מערכות מחשב – כל הזכויות שמורות

27 סיד

יום שלישי 17 אוקטובר 2006

אמצעים של שער הטורי

Serial Port Resources

- I/O addresses and IRQ

Com Port	I/O Address	IRQ
COM 1	3F8-3FF	4
COM 2	2F8-2FF	3
COM 3	3E8-3EF	4
COM 4	2E8-2EF	3

שול קובל מערכות מחשב – כל הזכויות שמורות

28 סיד

יום שלישי 17 אוקטובר 2006

EIA RS-232 Serial Interface Standard

- EIA – Electronic Industry Associates
- First RS-232 Standard in 1969 for:
 - CPU to Terminal
 - Terminal to Terminal
 - CPU to CPU
- Initially Assumed Phone Lines used with Modems at Each End
- Latest is EIA232E in 1991 (no longer RS, but everyone still calls it that)

שול קובל מערכות מחשב – כל הזכויות שמורות

29 סיד

יום שלישי 17 אוקטובר 2006

The Control Lines

- DTR** (Data Terminal Ready) - Indicates to the modem that the UART is ready to communicate.
- DSR** (Data Set Ready) - Indicates to the UART that modem is ready to communicate.
- RTS** (Request To Send) - This line informs the modem that the UART has data to be sent.
- CTS** (Clear To Send) - Indicates that the modem is ready to exchange data.

שול קובל מערכות מחשב – כל הזכויות שמורות

30 סיד

יום שלישי 17 אוקטובר 2006

Control Signals

names defined from DTE point of view!

Rx	- Data DTE Receives
Tx	- Data DTE Transmits
RTS	- Request to Send Data (DTE wants to Transmit)
CTS	- Reply (DCE indicates it is OK to Receive)
DTR	- Data Terminal Ready (DTE device is present and ready)
DSR	- Data Set Ready (DCE device is present and ready)
DCD	- Data Carrier Detect
RI	- Ring Indicator
GND	- Common for All Above Signals

שול קובל מערכות מחשב – כל הזכויות שמורות

31 סיד

יום שלישי 17 אוקטובר 2006

Standard Connector Pinouts

שול קובל מערכות מחשב – כל הזכויות שמורות

32 סיד

יום שלישי 17 אוקטובר 2006

Interfacing Non-Modem Peripherals

- Can Interface Two DTEs
- Must "Cross" Tx and Dx Signals (a Null Modem)

- Synchronization Accomplished by the Asynchronous Frame Bits
i.e. the Start and Stop bits

2006

יום שלישי 17 אוקטובר

שאל קובל מערכות מחשב – כל הזכויות שמורות

35

Frame Example

When Receiver "sees" a Start Bit (high to low transition):

- 1) Local Timer Starts
- 2) Each bit sampled at midpoint in time (\pm % clock tolerance)
- 3) Maximum tolerance is $\pm \frac{1}{2}$ of 1 bit time interval over 10 intervals

$= (\frac{1}{2})/10 = 5\%$

2006

יום שלישי 17 אוקטובר

שאל קובל מערכות מחשב – כל הזכויות שמורות

36

Figure 2. Block Diagram of the 82091AA on the ISA Bus

2006

יום שלישי 17 אוקטובר

שאל קובל מערכות מחשב – כל הזכויות שמורות

35

Figure 5. 82091AA Signals

2006

יום שלישי 17 אוקטובר

שאל קובל מערכות מחשב – כל הזכויות שמורות

36

Index Address: 02h
Default Value: Depends upon hardware strap
Attribute: Read/Write
Size: 8 bits

The AIPCFG1 Register enables/disables master clock circuitry for power management, enables/disables access to the configuration registers, and selects the 82091AA configuration mode. This register provides status for certain hardware configuration selections—the 82091AA clock frequency, power supply voltage, and address assignment for the configuration registers (address locations of the INDEX and TARGET Registers).

Bit	7	6	5	4	3	2	1	0
Value	0	X	X	X	X	R	R	0
Default								

Bit 7: Clock Off (R/W)
1=AIP Powered Off
0=AIP Powered On

Bit 6: Reserved

Bits 5-3: Configuration Address Select (RO)
1=Secondary Address (24h/25h for X-Bus and 39h/39h for ISA Bus)
0=Primary Address (22h/23h for X-Bus and 24h/25h for ISA Bus)

Bit 2: Configuration Mode Select (R/W)
0=Software Motherboard
01=Software Add-in
10=Extended Hardware
11=Basic Hardware

Bit 1: Supply Voltage (RO)
1=3.3 Volts
0=5.0 Volts

Bit 0: Not Used
Always Write 0

Figure 7. AIP Configuration 1 Register

2006

יום שלישי 17 אוקטובר

שאל קובל מערכות מחשב – כל הזכויות שמורות

37

Specifica	Standard			
	RS232C	RS422	RS423A	RS485
מרחק מקסימלי	25 m	1200 m [a 100kBs]	1200 m [a 1kBs]	1200 m [a 100kBs]
מהירות מקסימלי	20 kBs	10 MBs [max 10m]	100 kBs [max 10m]	10 MBs [max 10m]
סוג קו	single-ended	differenziale	single-ended	differenziale
מתח עבודה	$\pm 3V \div \pm 25V$	$\pm 2V \div \pm 6V$	$\pm 3,6V \div \pm 6V$	$\pm 1,5V \div \pm 6V$
רגישות בקבלה	$\pm 3V$	$\pm 200mV$	$\pm 200mV$	$\pm 200mV$
Numero Trasmettitori	1	1	1	32
Numero Ricevitori	1	10	10	32

2006

יום שלישי 17 אוקטובר

שאל קובל מערכות מחשב – כל הזכויות שמורות

38

חיבור בין מחשב לבין מודם

Figure 17-8. DTE and DCE Connections with Handshaking

שאל קובל מערכות מחשב – כל הזכויות שמורות

2006 אוקטובר 17 יום שלישי

Slide 39

חיבור מינימאלי מחשב - מודם

Minimum configuration of RS-232 connections

שאל קובל מערכות מחשב – כל הזכויות שמורות

2006 אוקטובר 17 יום שלישי

Slide 40

חיבור בין מחשבים

COMPUTER 1 COMPUTER 2

DESCRIPTION	PIN	PIN	DESCRIPTION
TRANSMIT DATA	2	3	RECEIVED DATA
RECEIVED DATA	3	2	TRANSMIT DATA
RTS	4	5	CTS
CTS	5	4	RTS
DSR	6	20	DTR
DTR	20	6	DSR
GROUND	7	7	GROUND

שאל קובל מערכות מחשב – כל הזכויות שמורות

2006 אוקטובר 17 יום שלישי

Slide 41

חיבור מינימאלי בין מחשבים

Solution:

(a) This drawing shows the minimum connection needed. One can use what is called a break-out box to connect two COM ports or use a null modem cable.

(b) The following steps need to be coded in the program:

- (1) Check for key press and if a key has been pressed, get it and write it to the COM port to be transferred. Also check for ESC to exit.
- (2) If there is no key pressed, go check the status of the COM port. If a character has been received, read it and display it on the screen.
- (3) Go to step (1).

To test this example connect two PCs and run the program on the following page on both of them.

PC #1 PC #2

PC to PC Connection

שאל קובל מערכות מחשב – כל הזכויות שמורות

2006 אוקטובר 17 יום שלישי

Slide 42

Full Handshake NULL Modem

- The **RTS** and **CTS** are cross-connected. Setting the **RTS** on one side sets the **CTS** on the other side.
- The **DTR** and **DSR** are likewise cross-connected.
- As are the **TD** and **RD**.

שאל קובל מערכות מחשב – כל הזכויות שמורות

2006 אוקטובר 17 יום שלישי

43 דף

The Modem Control Register (MCR)

- The MCR is a read-write 8-bit register that controls the flow control lines (offset +4). Its bits are:
- **Bit 0:** Controls the DTR (Data Transmit Ready) signal
 - 0: Set DTR to 0
 - 1: Set DTR to 1
- **Bit 1:** Controls the RTS (Request To Send) signal
 - 0: Set RTS to 0
 - 1: Set RTS to 1
- **Bits 2,3:** Auxiliary outputs (unused by us).
- **Bit 4:** Loopback mode (should be 0).
- **Bits 5,6,7:** Reserved.

שאל קובל מערכות מחשב – כל הזכויות שמורות

2006 אוקטובר 17 יום שלישי

44 דף

The Modem Status Register (MSR)

- The MSR is a read-only register that shows the current status of the control lines (offset +6).
- Bit 0:** Delta Clear to Send (DCTS) indicator. Is set if there was a change in the CTS since the last time the MSR was read. Is reset when the MSR is read.
- Bit 1:** Delta Data Set Ready (DDSR) indicator. Is set if there was a change in the DSR since the last time the MSR was read. Is reset when the MSR is read.
- Bit 2:** Trailing Edge Ring Indicator (TERI) indicator. The same as the DCTS and DDSR, not used by us.
- Bit 3:** Delta RD Line Signal Detect (DRLSD) indicator. The same as the DCTS and DDSR, not used by us.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף: 45

The MSR (cont.)

- Bit 4:** Shows the status of the CTS line.
- Bit 5:** Shows the status of the DSR line.
- Bit 6:** Shows the status of the RI line (unused by us).
- Bit 7:** Shows the status of the CD line (unused by us).
- The above bits aren't effected by reading the MSR.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף: 46

Connecting Between PC and Modem

- When communicating between 2 PCs, through analog (phone) lines, there are 3 phases of communication:
 - DTE to DCE: The processor transfers data to the modem.
 - DCE to DCE: The modems transfer data between themselves.
 - DCE to DTE: The modem transfers data to the processor.
- We will concentrate on the DTE to DCE phase and simulate this in software. The sender will be the DTE and the receiver will be the DCE. The DCE will have a buffer of limited size, once it is full it must signal the DTE to stop sending data until the buffer is emptied.
- The next slides show the complete protocol.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף: 47

Modem Communication Protocol

- This protocol is **sender-oriented**. The DTE must perform a "handshake" with the DCE in order to start sending. The DCE can send data to the DTE as soon as it (the DTE) sets the DTR line. The stages are:
 - The DTE starts communication by setting the **DTR** to 1.
 - The DCE detects this and sets the **DSR** to 1. A connection has been established between DTE to DCE. Both lines will remain set (1) until the end of communication. If the **DTR** is reset (if the computer is shut off, for example) the **DSR** will be reset as well.
 - The DTE sets the **RTS** and waits for the DCE to set the **CTS**.
 - While **CTS** is set the DTE can send data. When the DCE can no longer accept data (full buffer, no connection to the remote DCE etc.) it resets the **CTS** until it can accept more data. When it can accept more data it sets the **RTS** again.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף: 48

Modem Communication Protocol (2)

- If the DTE wants to stop transfer it resets the **RTS**, causing the DCE to reset the **CTS**.
- Connection is severed (cut) by having the **DTR** reset.
- When a remote DCE initializes the connection the local DCE will set the **RI** (Ring Indicator). The DTE will then instruct the local DCE to "answer". The local DCE will set the **CD** (Carrier Detect) line to indicate that connection has been established with the remote DCE (you don't have to implement this part of the protocol).
- Only when all 4 control lines are set can data be transferred from the DTE to the DCE.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף: 49

Cyclic Redundancy Check (CRC)

- Error detection using parity is simple but has its flaws. A 2 bit error can't be detected using 1 bit of parity.
- In order to complement the parity check a CRC check is used.
- The Cyclic Redundancy Check takes a block of data and computes a signature. This signature is sent after the data. The receiver computes its own signature and compares it to the signature sent. If they don't match an error has occurred.
- The most simplest CRC technique is to XOR the values of the block together. This creates a signature of 1 byte.

יום שלישי 17 אוקטובר 2006

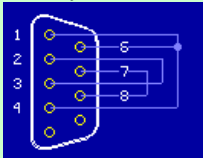
שאל קובל מערכות מחשב - כל הזכויות שמורות

דף: 50

DB9 Loopback Connector

A loopback connector usually consists of a connector without a cable and includes internal wiring to reroute signals back to the sender. This DB9 female connector would attach to a DTE device such as a personal computer. When the computer receives data, it will not know whether the signals it receives come from a remote DCE device set to echo characters, or from a loopback connector. Use loopback connectors to confirm proper operation of the computer's serial port. Once confirmed, insert the serial cable you plan to use and attach the loopback to the end of the serial cable to verify the cable.

In this case, Transmit Data joins to Received Data, Request-to-Send joins to Clear-to-Send, and DTE-Ready joins to DCE-Ready and Received Line Signal Detect.



יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ"ר 51

תרגיל:

Pin	Signal
1	CD
2	RD
3	TD
4	DTR
5	SG
6	DSR
7	RTS
8	CTS
9	RI

מחשב 1

מה מחברים עם מי ?

Pin	Signal
1	CD
2	RD
3	TD
4	DTR
5	SG
6	DSR
7	RTS
8	CTS
9	RI


מחשב 2

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ"ר 52

Any Questions



יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ"ר 53

מתאם התקשורת טורית UART

Universal Asynchronous Receiver/Transmitter
8250 - 8250B – 16450 - 16550

Saul Coval Computer Systems
שאל קובל מערכות מחשב – כל הזכויות שמורות

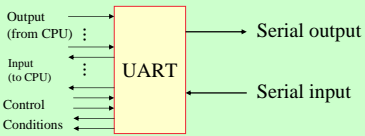
יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ"ר 54

Serial Communication Hardware

- Data within a DTE is usually stored and moved in a parallel fashion.
- Data sent across the channel is generally sent serially.
- The parallel/serial conversion of data is done by a device known as UART (Universal Asynchronous Receiver / Transmitter).



יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ"ר 55

UART 8250

- OK, lets say we understood the previous slides. How does the CPU send signals through the serial port?
- A **UART** (Universal Asynchronous Receiver/Transmitter) is used. The UART is a device that the CPU programs to perform tasks for it.
- In our case the UART 8250 is the device that controls the serial port. The 8250 is the first of a family that contains the 8250B, 16450, 16550 and others.
- The 8250 was introduced with the XT PC, so your computer probably has a later version. But all are backward compatible, so we can program as though we have a 8250.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ"ר 56

Universal Asyn. Receiver/Transmitter

UART

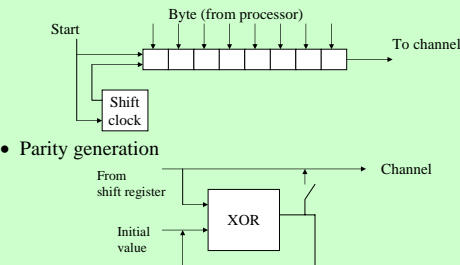
Special circuit that relieves processor from executing timing loops

UART Characteristics

- Appears as a Parallel I/O Port to the x86
- Contains both Rx and Tx circuits
- Contains status registers (BUSY/READY and ERROR conditions)
- Types of errors UART can detect
 - Framing error
 - Parity error
 - Overrun
 - Invalid start bit received
 - Single bit data error detected
 - Stop bit not found
- Most UARTs use a dedicated 16x clock signal
 - 1200 bps → 19.2 kHz clock signal
 - Each bit divided into 16 "time slices"
- Rx circuit converts Serial to Parallel – Tx converts Parallel to Serial
 - Combination PISO/SIPO registers

UART Transmission

- Convert internal parallel byte into a stream of serial bits.



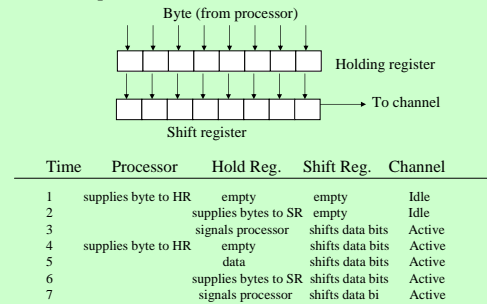
UART Transmission

- Single shift register: Once the UART has sent a byte, the processor can be signaled that the UART is ready to transmit another byte.

Time	Processor	UART	Channel
1	supplies byte to UART		Idle
2		shifts data bits	Active
3		shifts data bits	Active
...		shifts data bits	Active
9		signals completion to processor	Idle
10	supplies byte to UART		Idle
11		shifts data bits	Active
12		shifts data bits	Active

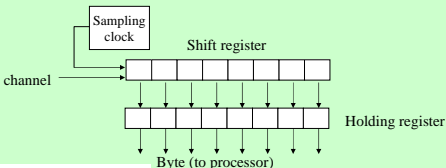
Double Buffering

- A second register, a Transmit holding register, is placed between the processor and the UART.



UART Reception

- UART is in an idle receive state while the channel is in an idle (mark) state.
- Upon detection of a channel state change (Mark to Space), UART determines the center of the start bit and then reads bits from the channel at regular intervals using a sampling clock.
- The bits are assembled in a shift register.
- Bits in the register are shifted to the right at each clock tick.
- When all bits have been read from the channel, the resulting byte is supplied to the processor.



UART Reception

- The algorithm to find the center of the start bit:
 1. Wait for a mark-to-space transition.
 2. When a transition has been found, sample the line at 16 times the bit rate.
 3. After 8 ticks (1/2 bit time), sample the line:
 - if space (0) is found, a start bit is assumed and the line can be sampled once per bit time.
 - if a mark (1) is found, a false start bit was found, and the line sampling can be abandoned.
- Underlying assumption: transmitter and receiver agree to a common bit rate.

PC UART

- A typical PC is supplied with at least an UART (serial port).
- Most PC UARTs are compatible with Intel 8250 UART.
- The 8250 UART is programmable and permits:
 - A variable word size (5-, 6-, 7-, or 8-bit words).
 - A variable number of stop bits (1, 1.5, 2).
 - A choice of parity (none, mark, space, odd, or even).
 - A choice of line speeds (50 to 9600 bps or higher).
- UART can signal the processor with the following status:
 - Data ready (in receive buffer).
 - Reception errors (overrun, parity, framing).
 - Break condition (in the Space state for one complete frame) detected.
 - Transmit shift register empty.
 - Transmit holding register empty.

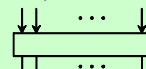
יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

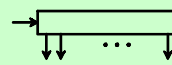
דף 63

Register Types

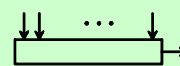
- PIPO - Parallel Input Parallel Output



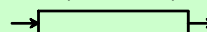
- SIPO - Serial Input Parallel Output



- PISO - Parallel Input Serial Output



- SISO - Serial Input Serial Output



יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 64

PC16550D UART

Transmit Functionality

- 1) Receives 1 byte from processor
- 2) Converts to serial form (PISO register)
- 3) Adds start, stop and parity bits
- 4) Clocks data out serially (Possible rates are 0-256 kbps)

Receive Functionality

- 1) Receives serial frame from device
- 2) Converts to parallel form (SIPO register)
- 3) Checks for errors (framing, parity, overrun)
- 4) Stores received byte for processor access

Supported I/O control schemes

- 1) Polling (parallel)
- 2) Interrupts
- 3) DMA

Successor of the NS8250/8251 and 16540

Need 1 16550 per Serial Port (typically 2 per PC since COM1 and COM2)

NPC16552D is Single Package Device Containing Equivalent of 2 16550s

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 65

Programming the UART 8250

- Programming is done by reading and writing registers of the 8250. The registers are:

Base Address	Mode	Name	
+0 (DLAB=0)	Write	Transmitter Holding Buffer THR	
+0 (DLAB=0)	Read	Receiver Buffer	RBR
+0 (DLAB=1)	Rd/Wr	Divisor Latch Low Byte	DLL
+1 (DLAB=0)	Rd/Wr	Interrupt Enable Register	IER
+1 (DLAB=1)	Rd/Wr	Divisor Latch High Byte	DLM
+2	Read	Interrupt Identification Register	IIR
+2	Write	FIFO Control Register	FCR
+3	Rd/Wr	Line Control Register	LCR
+4	Rd/Wr	Modem Control Register	MCR
+5	Read	Line Status Register	LSR
+6	Read	Modem Status Register	MSR
+7	Rd/Wr	Scratch Register	SCR

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 66

Accessing the Registers

- On the 80x86 architecture I/O devices are accessed using special I/O instructions. These instructions called **IN** and **OUT**, access **I/O Ports**.
- I/O Ports are addresses in what's called **I/O space**, these are addresses that when accessed using the special I/O instructions access the registers of I/O devices.
- The PC has standard ports for the serial interfaces, these ports are called COM1 - COM4. They are mapped to the following port numbers and IRQ (Interrupt Request) lines.

Name	Port address	IRQ
COM 1	3F8	4
COM 2	2F8	3 (usually the serial mouse)
COM 3	3E8	4
COM 4	2F8	3

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 67

Getting the Port Addresses

```
#include <stdio.h>
#include <dos.h>
void main(void)
{
    unsigned int far *ptraddr; /* Pointer to location of Port Addresses */
    unsigned int address,a;    /* Address of Port */
    ptraddr=(unsigned int far *)0x00000400;
    for (a = 0; a < 4; a++) {
        address = *ptraddr;
        if (address == 0)
            printf("No port found for COM%d \n",a+1);
        else
            printf("Address assigned to COM%d is %Xh\n",a+1,address);
        *ptraddr++;
    }
}
```

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 68

Accessing the Registers

- The port addresses for the COMs are defined in the BIOS (Basic I/O System) ROM (Read Only Memory) from addresses 0x400 to 0x408.
- OK. So how do we access the registers?
- There is a C interface to the IN and OUT instructions:


```
int inp(unsigned short port);
           // read a byte from the port
int outp(unsigned short port, int val);
           // write a byte to the port
```
- Using these two instructions is possible to access the registers defined in the previous slides. For instance to read the LCR we have to write:


```
int val;
val = inp(0x3F8 + 3); // or inp(0x3FB);
```
- Look at the functions descriptions in the help manuals of Visual C++ or BorlandC.

ד"ר 69 יום שלישי 17 אוקטובר 2006 שאול קובל מערכות מחשב – כל הזכויות שמורות

Real vs. Protected Mode

- Protected mode** is the mode that the computer runs in when it has to support multiple users. UNIX and NT run only in protected mode. A regular user can't access the I/O ports.
- Real mode** (or **single-user mode**, or **privileged-mode**) is the mode used by the OS to access I/O devices. DOS runs in real mode. W95/98 is a hybrid (בן-כלאיים) between real and protected mode. We will use DOS in order to run our programs, but try W95 to see if you can access the I/O ports.
- inp and outp work when compiled with BorlandC, the Visual C++ versions (_inp and _outp) might create problems, try it out.

ד"ר 70 יום שלישי 17 אוקטובר 2006 שאול קובל מערכות מחשב – כל הזכויות שמורות

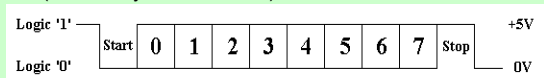
Baud Rate

- The rate of transfer is in BPS. The UART 8250 has a clock that's rate is 1.8432 MHz. The UART divides the clock signal by 16, giving a maximum baud of 115,200 BPS.
- But this rate might be too fast for some devices, so the rate is controllable.
- Lets say we want to communicate at 2400 BPS. We have to divide the clock rate by a number multiplied by 16 to get the desired rate. This number is called the baud rate.
- Thus in our case $2400 = 1.8432 \times 10^6 / (\text{baud rate} \times 16)$.
- The baud rate = $1.8432 \times 10^6 / (2400 \times 16) = 48$
- The baud rate is stored in the DLL and DLM before transmission starts. The DLL Contains the 8 LSBs (Least Significant Bits) and the DLM contains the 8 MSBs (Most Significant Bits).

ד"ר 71 יום שלישי 17 אוקטובר 2006 שאול קובל מערכות מחשב – כל הזכויות שמורות

RS-232C Waves

- So far we have introduced RS-232 Communications in relation to the PC. RS-232 communication is asynchronous. That is a clock signal is not sent with the data. Each word is synchronized using its start bit, and an internal clock on each side (defined by the baud rate) reads the data.



- The signal is in the logical 1 state (also called "mark"), a start bit which is in logical state 0 (also called "space") signals that data is about to be sent. Then 8 bits of data are sent (this can be changed), a parity bit is optional (not shown here) and the a stop bit (or bits) is sent. This is called a **frame** (מסגרת). The data is **framed** between a stop and start bit.
- The above waveform is relevant to the TD and RD lines only.

ד"ר 72 יום שלישי 17 אוקטובר 2006 שאול קובל מערכות מחשב – כל הזכויות שמורות

The Line Control Register (LCR)

- The LCR is a 8-bit register (as all 8250 registers) that controls the data that goes on the TD and RD lines. Its bits are:
- Bits 0,1:** Select the word length, from 5 to 8 bits.
 - 00: 5 bit word
 - 01: 6 bit word
 - 10: 7 bit word
 - 11: 8 bit word
- Bit 2:** Sets the length of the stop bit.
 - 0: 1 bit length
 - 1: 1.5 bit length if 5 bit word selected, 2 bit length if 6,7,8 bit word selected
- Bit 6:** Sets the break control bit. When this bit is set to 1 the TD line is permanently set to 0 (space).
- Bit 7:** Sets the DLAB (Divisor Latch Access Bit).
 - 0: enables access to RBR, THR, and IER.
 - 1: enables access to DLL and DLM (to set the baud).

ד"ר 73 יום שלישי 17 אוקטובר 2006 שאול קובל מערכות מחשב – כל הזכויות שמורות

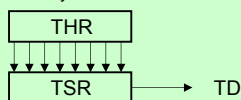
The LCR Parity Bits

- Bit 3:** Parity enable bit.
 - 0: no parity bit sent
 - 1: parity bit sent
- Bit 4:** Chooses between odd and even parity.
 - 0: odd parity. The number of '1's in the word is counted. If odd the parity bit is set, if even it isn't set.
 - 1: even parity. The number of '1's in the word is counted. If even the parity bit is set, if odd it isn't set.
 - For instance the word 11001011 has odd parity. So if parity is enabled (bit 3) and bit 4 is 0 (odd parity), the parity bit sent will be 1 and the receiver will check the data and expect to find a 1 in the parity bit.
- Bit 5:** Sets the "sticky" parity bit. The parity bit is always the same value, "high" (1) or "low" (0).
 - 0: The parity bit is set by the input word.
 - 1: The parity bit is 0 if bit 4 is 1, the parity bit is 1 if bit 4 is 0. This setting is permanent as long as bit 6 is set.

ד"ר 74 יום שלישי 17 אוקטובר 2006 שאול קובל מערכות מחשב – כל הזכויות שמורות

Sending a Word

- In order to send a word the following steps must be taken on both sides (sender and receiver).
- Set the baud rate by computing it and loading DLL and DLM.
- Set the parity (enabled on/off, odd/even).
- Set the word length (5-8 bits).
- Set the number of stop bits.
- Write a word to the THR. This word (lets assume 8-bit words) is written into the TSR (Transmit Shift Register). The TSR then shifts the bits out one by one and transmits them on the TD line.



- The word is received by the RD on the receivers side and stored in the RBR register.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 75

The Line Status Register (LSR)

- The LSR shows the current status of communication, errors in transmission will be written into the register.
- Bit 0:** Data Ready (DR) indicator. When set it indicates that a byte is ready to be read from the RBR. Reading from the RBR sets the DR bit to 0.
- Bit 1:** Overrun Error (OE) indicator. When set indicates that a new byte has been received before the current byte in the RBR has been read. The OE is reset (set to 0) when the LSR is read.
- Bit 2:** Parity Error (PE) indicator. When set indicates that a parity error has occurred. Is reset by reading the LSR.
- Bit 3:** Framing Error (FE) indicator. Is set whenever the received word doesn't have a valid stop bit. The stop bit following the last data bit or parity is detected as a 0 instead of a 1.
- Bit 4:** Break Interrupt (BI) indicator. Is set whenever the RD line is held in the space state for longer than it takes to send a word.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 76

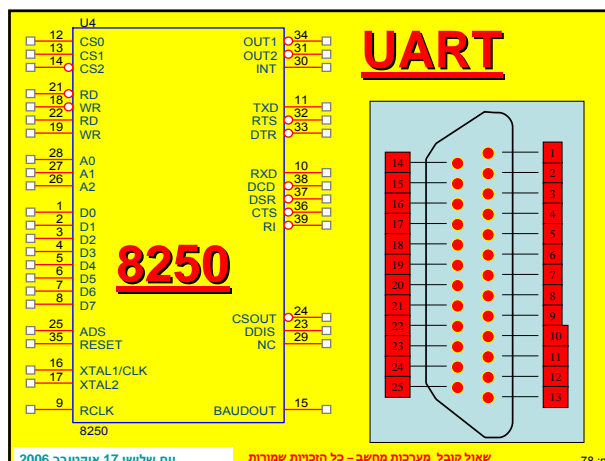
The LSR (cont.)

- Bit 5:** Transmitter Holding Register Empty (THRE) indicator. When set it is possible to write another byte into the THR. The bit is set when the byte is transferred from the THR to the TSR. The bit is reset when the processor starts loading a byte into the THR.
- Bit 6:** Transmitter Shift Register Empty (TSRE) indicator. When set indicates that the TSR is empty. It is reset when a word is loaded into it from the THR.
- Bit 7:** Unused. Permanent 0.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

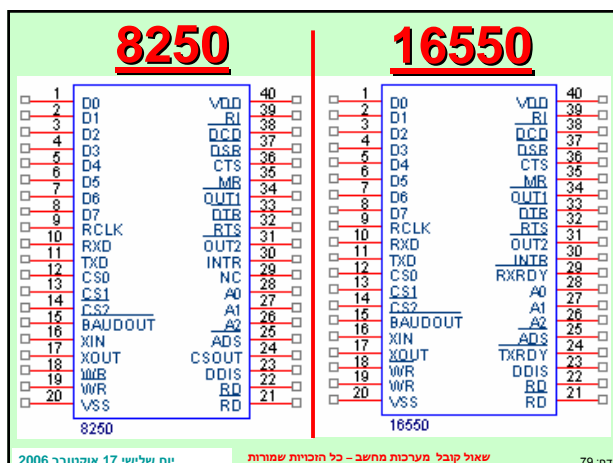
דף 77



יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

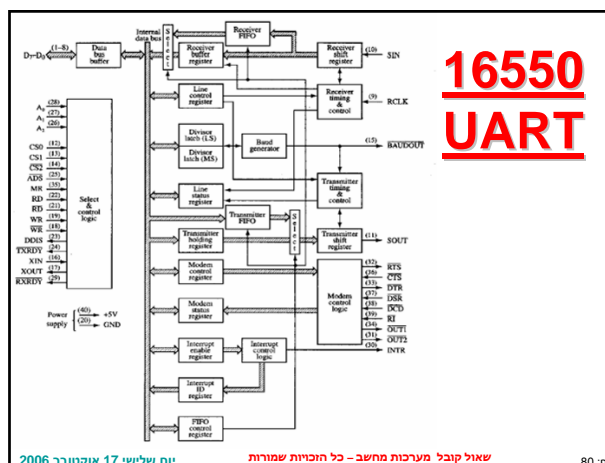
דף 78



יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 79



יום שלישי 17 אוקטובר 2006

שאל קובל מערכת מחשב - כל הזכויות שמורות

דף 80

8250/16450/16550 UART

Table 9-4. 8250A Register Addresses

DLAB	A2	A1	A0	Description
0	0	0	0	Receive buffer register for read, transmitter holding register for write
0	0	0	1	Interrupt enable register
x	0	1	0	Interrupt identification register (read only)
x	0	1	1	Line control register (data format register)
x	1	0	0	MODEM control register
x	1	0	1	Line status register
x	1	1	0	MODEM status register
x	1	1	1	Scratch register
1	0	0	0	Divisor latch register (LSB)
1	0	0	1	Divisor latch register (MSB)

(Reprinted by permission of National Semiconductor, Copyright National Semiconductor 1990)

שאל קובל מערכת מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 ד"ר 81

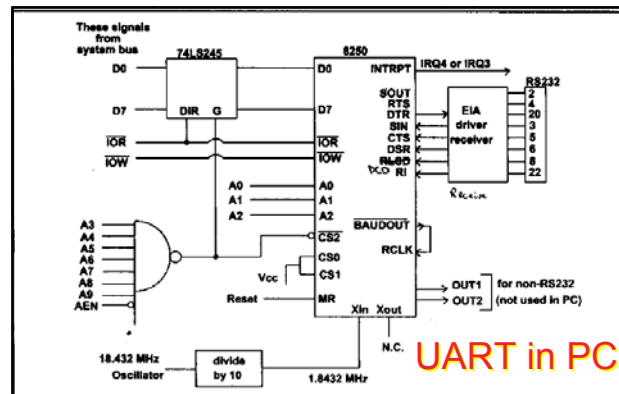


Figure 9-10. 8250 Connection to the IBM PC Buses

שאל קובל מערכת מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 ד"ר 82

Registers

- Transmitter holding register
- Receiver buffer register
- Interrupt enable register

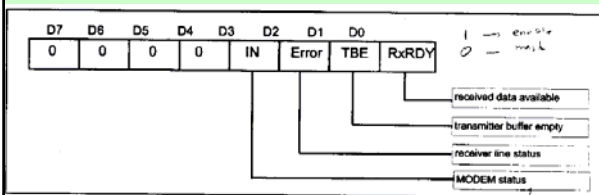


Figure 9-11. Interrupt Enable Register (Reprinted by permission of National Semiconductor, Copyright National Semiconductor 1990)

שאל קובל מערכת מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 ד"ר 83

Registers

- Interrupt identification register

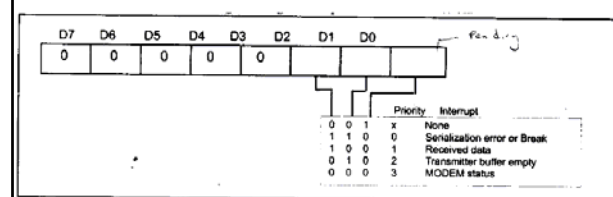


Figure 9-12. Interrupt Identification Register (Reprinted by permission of National Semiconductor, Copyright National Semiconductor 1990)

שאל קובל מערכת מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 ד"ר 84

Line Control

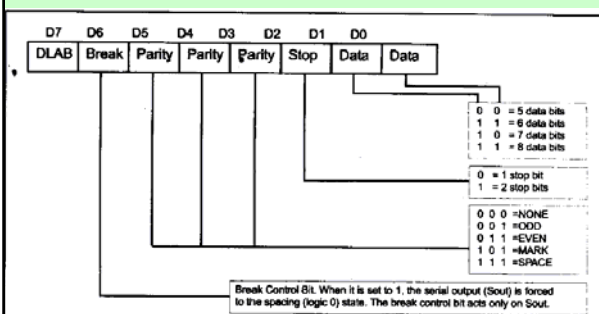


Figure 9-13. Line Control (Data Format) Register (Reprinted by permission of National Semiconductor, Copyright National Semiconductor 1990)

שאל קובל מערכת מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 ד"ר 85

Modem Registers

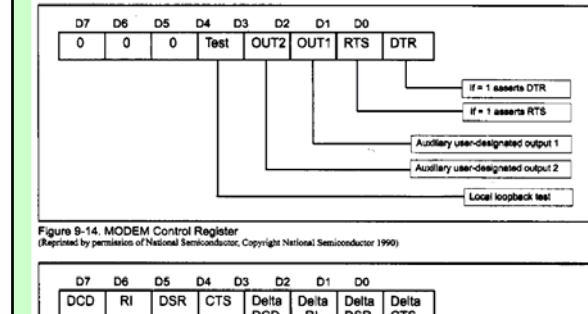


Figure 9-14. MODEM Control Register (Reprinted by permission of National Semiconductor, Copyright National Semiconductor 1990)

שאל קובל מערכת מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 ד"ר 86

Line Status

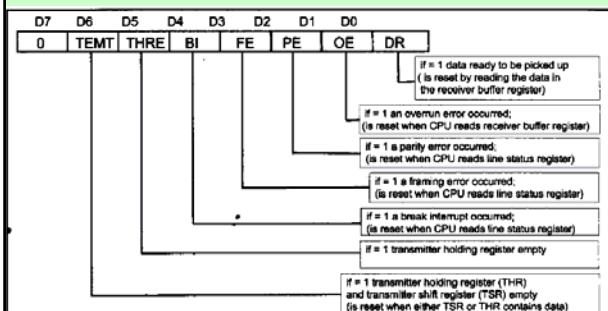


Figure 9-16. Line Status Register
(Reprinted by permission of National Semiconductor, Copyright National Semiconductor 1990)

שאל קובל מערכות מחשב – כל הזכויות שמורות

Divisor Register

Table 9-7: Baud Rates and Divisors for 1.8432 MHz

Baud Rate	Divisor (Decimal)	Divisor (Hex)
110	1047	0417
300	384	0180
600	192	00C0
1200	96	0060
2400	48	0030
4800	24	0018
9600	12	000C

(Reprinted by permission of National Semiconductor. Copyright National Semiconductor 1990)

שאל קובל מערכות מחשב – כל הזכויות שמורות

16550D UART

- **UART – Universal Asynchronous Receiver/Transmitter**
 - support chip for serial I/O in x86 architectures
- Original device was 16550, the 16550D contains two 16550s ('D' stands for Dual)
- Function is send and receive data via the asynchronous serial protocol

שאל קובל מערכות מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 89

Programming the UART

- The line speed, word size, parity, and the number of stop bits must be written to the UART before it can be used.
- The UART's line speed is generated by dividing its internal clock rate (1.8432 MHz) by a programmable 16-bit divisor (saved in the two line speed registers).
- The value resulting from the division is 16 times the actual line speed.

Divisor (Hex)	Line Speed
0x0900	50
0x1800	300
0x0060	1200
0x0030	2400
0x000C	9600

שאל קובל מערכות מחשב – כל הזכויות שמורות יום שלישי 17 אוקטובר 2006 90:99

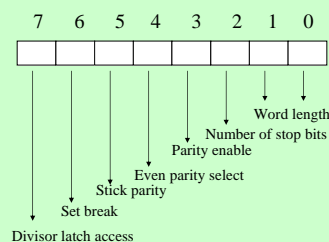
UART Port Addresses and Functions

Port 1	Port 2	Address Offset	Uses
0x3F8	0x2F8	Base address + 0	Transmission Register Buffer Receive Register Buffer Line Speed (LSB)
0x3F9	0x2F9	Base address + 1	Interrupt Enable Line Speed (MSB)
0x3FA	0x2FA	Base address + 2	Interrupt Identification Register
0x3FB	0x2FB	Base address + 3	Line Control Register
0x3FD	0x2FD	Base address + 5	Line Status Register

שאל קובל מערכות מחשב – כל הזכויות שמורות

Line Control Register

- If bit 7 of LCR is set, ports 0x3F8 and 0x3F9 can be accessed as the line speed divisor registers.
- The word size, parity, and stop bits are also initialized through LCR.



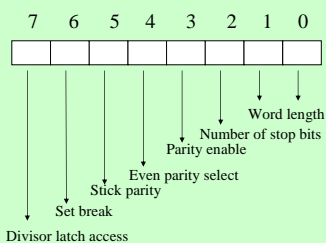
שאל קובל מערכות מחשב – כל הזכויות שמורות

Line Control Register

bit 1	bit 0	word Length
0	0	5
0	1	6
1	0	7
1	1	8

bit 2	word Length	#stop bits
0	any length	1
1	5	1,5
1	6,7,8	2

Parity	bit 5	bit 4	bit 3
Even	0	1	1
odd	0	0	1
mark	1	0	1
space	1	1	1



יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

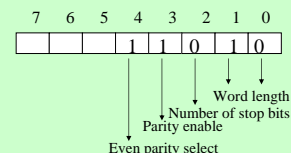
דף 93

LCR Example

```
#define DLABon 0x80
#define DLABoff 0x00
#define BPS96k 0x0c
#define SEVENBIT 0x02
#define STOPBITS 0x00
#define PRTYENA 0x08
#define EPS 0x10
```

```
#define DIVLTCHLSB 0x3F8
#define DIVLTCHMSB 0x3F9
#define LCR 0x3FB
```

```
initialize()
{
    outportb(LCR, DLABon);
    outportb(DIVLTCHLSB, BPS96K);
    outportb(LCR, DLABoff+SEVENBITS+STOPBITS+PRTYENA+EPS);
}
```



יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף 94

UART Transmission

- 0x3F8 transmission holding register

```
Main()
{
    char ch;
    /* initialize UART */
    for (ch = 'A'; ch <= 'Z'; ch++)
        outportb(0x3F8, ch);
}
```

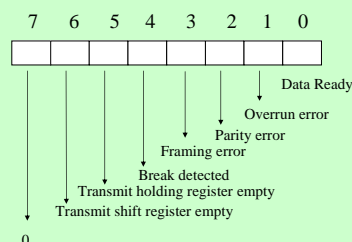
- not all of the bytes will be sent because the processor is faster than UART.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף 95

Line Status Register



יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף 96

UART Transmission by Polling

```
#define TXR 0x3F8
#define LSR 0x3FD
#define THRE 0x20
main()
{
    char ch;
    /* initialize UART */
    for (ch = 'A'; ch <= 'Z'; ch++)
    {
        while ((inportb(LSR) & THRE) == 0)
            ;
        outportb(TXR, ch);
    }
}
```

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף 97

UART Reception by Polling

```
#define RCVR 0x3F8
#define LSR 0x3FD
#define DA 0x01
main()
{
    /* initialize UART */
    for (; ; )
    {
        while ((inportb(LSR) & DA) == 0)
            ;
        printf("%c\n", inportb(RCVR));
    }
}
```

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב - כל הזכויות שמורות

דף 98

UART Interrupts

- Polling wastes processing power.
- UART generates 4 types of interrupts (interrupt enable register).
- UART IER initialization:

```
#define IER          0x3F9
#define DATA_AV     0x01
#define TX_HR_MT     0x02

#define RVC_LS       0x04
#define MDM_CHG     0x08
uart_init()
{
    /* other initialization statements */
    outportb(IER, DATA_AV+RCV_LS),
}
```

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ. 99

UART Interrupts

- 8259 initialization:

```
#define INT_MASK      0x21

#define CLKENA        0xFE
#define KEYENA        0xFD
#define SPIENA        0xEF
#define SP2ENA        0xF7
#define PPENA         0x7F

void initialize()
{
    /* other initialization statements */
    outportb(INT_MASK, CLKENA & KEYENA & SPIENA & SP2ENA, PPENA);
}
```

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ. 100

UART Interrupts

- Interrupt identification register indicates the cause of the interrupt.

IIR	Interrupt
6	Receive line status (overrun, parity error, etc.)
4	Received data available
2	TX holding Reg. empty
0	Modem status change

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ. 101

Example: PC telephone utility

- whatever is typed on one terminal also appear on the other terminal.
- Each screen is divided in half, with upper half showing local input and lower half showing remote input.
- Two PCs are connected via their serial ports.
- When a character is entered, it should be displayed on the local half screen and also transmitted. Characters received from serial port are displayed at remote half screen.
- End-of-session is indicated by Ctrl-C.
- Once a half screen is filled, it is cleared.

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ. 102

Implementation

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

דפ. 103

הגדרות אולרים

בכדי לאפשר תקשורת טורית בעזרת ה-PIC עלינו לבצע הגדרת פרמטרים שונים ב-2 אוגרים:

TXSTA

משמש להגדרות עבור שידור מידע

RCSTA

משמש להגדרות עבור קליטת מידע

יום שלישי 17 אוקטובר 2006

שאל קובל מערכות מחשב – כל הזכויות שמורות

שקופית מס' 104

הגדרת אולר TXSTA

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D

bit 7 bit 0

גודל מסגרת משודרת
"1" – 9 סיביות
"0" – 8 סיביות

רק במצב של Half-Duplex
Master Mode – "1"
Slave Mode – "0"

רק עבור אסינכרוני
High Speed – "1"
Low Speed – "0"

"1" – שדור סינכרוני
"0" – שדור אסינכרוני

"1" – שדור מאופשר
"0" – שדור לא מאופשר

מקום לסיבית תשיעית במקרה וגודל המידע 9 סיביות

"1" – אוגר TSR ריק
"0" – אוגר TSR מלא

שקופית מס' 105

שאל קובל מערכות מחשב – כל הזכויות שמורות

יום שלישי 17 אוקטובר 2006

הגדרת אולר RCSTA

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D

bit 7 bit 0

גודל מידע הנקלט
"1" – 9 סיביות
"0" – 8 סיביות

רק עבור מידע עם 9 סיביות
"1" – אפשר עם פסיקות
"0" – שדור רגיל

רק עבור מצב סינכרוני
רק כאשר PIC הינו Master Mode – "1"
Slave Mode – "0"

אפשר פורט טורי
"1" – מאופשר
"0" – לא מאופשר

רק עבור מצב סינכרוני
רק כאשר PIC הינו Master Mode – "1"
Slave Mode – "0"

מקום לסיבית תשיעית במקרה וגודל המידע 9 סיביות

"1" – בעיית הצפת מידע
"0" – אין בעיית הצפה

"1" – שגיאה בשידור
"0" – מידע תקין

שקופית מס' 106

שאל קובל מערכות מחשב – כל הזכויות שמורות

יום שלישי 17 אוקטובר 2006

מבנה סכמתי של משדר

שקופית מס' 107

שאל קובל מערכות מחשב – כל הזכויות שמורות

יום שלישי 17 אוקטובר 2006

אולרים וקווי בקרה של המשדר

המידע שרוצים לשדר מועמס לתוך רגיסטר **TXREG** שגודלו 8 סיביות. במידה והשדור הוא של 9 סיביות, הסיבית ה-9 תכנס למקום **TX9D**.

↓

המידע לעיל מועבר בצורה מקבילית לתוך אוגר ה- **TSR** (שמהווה חוצץ זמני לפני שהמידע יוצא החוצה).

TXIF – מסמנת כי אוגר **TXREG** פנוי וניתן להעמיס מידע חדש.

TXIE – מאפשר פסיקה במקרה שהתמלא אוגר **TXREG** ו- **TXIF = 1**.

SPBRG – קובע את קצב השדור הרצוי במערכת.

TXEN – נותן אפשרות ל- **SPBRG**.

שקופית מס' 108

שאל קובל מערכות מחשב – כל הזכויות שמורות

יום שלישי 17 אוקטובר 2006

מבנה סכמתי של מקלט

שקופית מס' 109

שאל קובל מערכות מחשב – כל הזכויות שמורות

יום שלישי 17 אוקטובר 2006

אולרים וקווי בקרה של מקלט

המידע שהתקבל נקלט בתוך אוגר ה- **RSR**.

↓

המידע לעיל מועבר בצורה מקבילית לתוך אוגר ה- **RCREG** שגודלו 8 סיביות. במידה והמידע הנקלט הינו בעל 9 סיביות, תכנס הסיבית ה-9 לתוך מקום **RX9D**.

CREN – סיבית אפשרות קליטת מידע.

שקופית מס' 110

שאל קובל מערכות מחשב – כל הזכויות שמורות

יום שלישי 17 אוקטובר 2006

קבלת - שידור מידע 8 סיביות

מעוניינים לשדר מידע 10110010:

- מידע זה לפני השידור יאוחסן באוגר TXREG
- מגדירים כי סיבית TX9 = 0

מעוניינים לקלוט מידע 10110010:

- מגדירים כי סיבית RX9 = 0
- המידע ישמר בחוצץ זמני RSR

שקופית מס' 111

שאל קובל מערכות מחשב - כל הוכחות שמורות

יום שלישי 17 אוקטובר 2006

קבלת - שידור מידע 9 סיביות

מעוניינים לשדר מידע 110010110:

- 8 סיביות (LSB) יאוחסנו בחוצץ TXREG וסיבית התשיעית (MSB) תאוחסן באוגר זמני TX9D. דבר המאפשר שידור של 9 סיביות מידע
- מגדירים כי סיבית TX9 = 1

מעוניינים לקלוט מידע 110010110:

- מגדירים כי סיבית RX9 = 1

שקופית מס' 112

שאל קובל מערכות מחשב - כל הוכחות שמורות

יום שלישי 17 אוקטובר 2006

קצב שידור

BAUD - קצב שידור
bps - יחידות בהם נמדד קצב שידור

אנו בפרק זה נבחר קצב שידור של 1200 bps

- על מנת לקבוע קצב שידור רצוי (לדוגמא 1200 bps) יש צורך לקבוע ערך חדש לשעון המערכת. ערך השעון יקבע ע"י מספר הקסדצימלי לתוך אוגר SPBRG.
- השידורים ב-PIC יכולים להיות בקצב גבוהה - BRGH = 1 או בקצב נמוך - BRGH = 0. חישוב ה-SPBRG נעשה בעזרת הנוסחאות הבאות:

$$SPBRG = (Fosc / (16 \times Baud\ rate)) - 1, \quad BRGH=1 - High\ Speed$$
$$SPBRG = (Fosc / (64 \times Baud\ rate)) - 1, \quad BRGH=0 - Low\ Speed$$

שקופית מס' 113

שאל קובל מערכות מחשב - כל הוכחות שמורות

יום שלישי 17 אוקטובר 2006

קבלת - חישוב צרך האוגר SPBRG

נחשב את הערך הדצימלי שיש לרשום בתוך ה-SPBRG בכדי לקבל קצב Baud של 1200 kbps בקצב נמוך. לצורך כך נבחר בנוסחה המתארת חישוב עבור שידור ב-Low Speed:

$$SPBRG = (4MHz / (64 \times 1200)) - 1 = 51.08$$

נרשום באוגר רק את החלק השלם ולכן - SPBRG = 51.

שקופית מס' 114

שאל קובל מערכות מחשב - כל הוכחות שמורות

יום שלישי 17 אוקטובר 2006

טבלאות עבור צרכי SPBRG

BRGH = 0				BRGH = 1			
BAUD RATE (K)	Fosc = 4 MHz			BAUD RATE (K)	Fosc = 4 MHz		
	KBAUD	% ERROR	SPBRG value (decimal)		KBAUD	% ERROR	SPBRG value (decimal)
0.3	0.300	0	207	0.3	-	-	-
1.2	1.202	0.17	51	1.2	1.202	0.17	207
2.4	2.404	0.17	25	2.4	2.404	0.17	103
9.6	8.929	6.99	6	9.6	9.615	0.16	25
19.2	20.833	8.51	2	19.2	19.231	0.16	12
28.8	31.250	8.51	1	28.8	27.798	3.55	8
33.6	-	-	-	33.6	35.714	6.29	6
57.6	62.500	8.51	0	57.6	62.500	8.51	3
HIGH	0.244	-	255	HIGH	0.977	-	255
LOW	62.500	-	0	LOW	250.000	-	0

שקופית מס' 115

שאל קובל מערכות מחשב - כל הוכחות שמורות

יום שלישי 17 אוקטובר 2006

מאפיין צרכי USART ו-RSR232

USART

לצורך הוצאת המידע לשידור או לקליטת המידע משתמשים ברכיב USART. האותות ב-USART משתמשים במתחים 0 ו-5 וולט לצורך ייצוג רמות לוגיות.

RSR232 - הינו פרוטוקול שידור. משתמש במתחים נמוכים מ-5- וגבוהים מ-+5 וולט לצורך ייצוג רמות לוגיות. כאשר הייצוג הלוגי הוא הפוך למתחי הרמות.

שקופית מס' 116

שאל קובל מערכות מחשב - כל הוכחות שמורות

יום שלישי 17 אוקטובר 2006

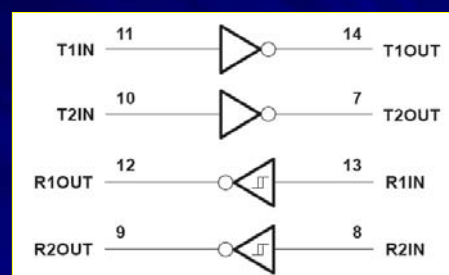
MAX232 Driver/Receiver - רמת

לצורך שידור מה- PIC אל המחשב יש להוסיף רכיב נוסף, אשר יאפשר לבצע שידור בפרוטוקול RS232 וכן יאפשר תיאום רמות מתח בין ה- PIC לבין המחשב (כפי שראינו בשקף הקודם שני הרכיבים משתמשים ברמות מתח שונות).

תיאום רמות מתח מתאפשר ע"י **מתאם רמות MAX232**.

MAX232 – הינו רכיב פשוט, הפועל מהזנה יחידה של 5V ובעל שני מתאמים באריזה אחת.

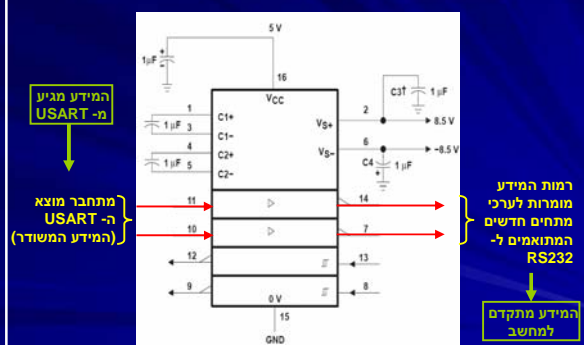
שקופית מס' 117 שאל קובל מערכות מחשב – כל הרכיבים שמורחג יום שלישי 17 אוקטובר 2006

MAX232 - מנקת סכמתי

שקופית מס' 118 שאל קובל מערכות מחשב – כל הרכיבים שמורחג יום שלישי 17 אוקטובר 2006

MAX232 צורת חיבור

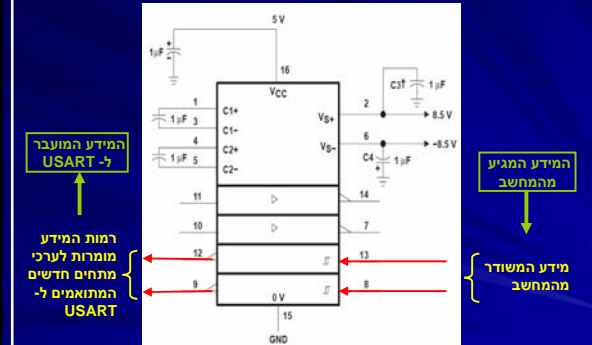
שידור מ- USART אל המחשב



שקופית מס' 119 שאל קובל מערכות מחשב – כל הרכיבים שמורחג יום שלישי 17 אוקטובר 2006

MAX232 צורת חיבור

שידור מהמחשב אל ה- USART



שקופית מס' 120 שאל קובל מערכות מחשב – כל הרכיבים שמורחג יום שלישי 17 אוקטובר 2006